

Каримов Б.Т.

**МУЛЬТИКИЧИПРОЦЕССОРДУК СИСТЕМА ҮЧҮН ЭКИ БАГЫТТУУ
БАЙЛАНЫШТАРЫ БАР МАТРИЦАЛЫК КОММУТАТОРДУ КУРУУ**

Каримов Б.Т.

**ПОСТРОЕНИЕ МАТРИЧНОГО КОММУТАТОРА С ДВУНАПРАВЛЕННЫМИ
СВЯЗЯМИ ДЛЯ МУЛЬТИМИКРОПРОЦЕССОРНОЙ СИСТЕМЫ**

B.T. Karimov

**DESIGNING OF MATRIX SWITCH WITH BI-DIRECTIONAL CONNECTIONS FOR
MULTIMICROPROCESSOR SYSTEM**

УДК:004.312.24:004.45

Макалада эки багыттуу байланыштары бар матрицалык коммутатордун түзүмү келтирилген. Анын мультикичипроцессордук системанын тутумундагы иштөөсү жазылган. Коммутациялык элементтин иштөөсү жана түзүмү каралган. Байланыш системинин мүнөздүү өзгөчөлүктөрү бөлүп көрсөтүлгөн.

Негизги сөздөр: *матрицалык коммутатор, мультикичипроцессордук система, процессордук элемент, символикалык аттар, коммутациялык элемент.*

В статье приведена структура матричного коммутатора с двунаправленными связями. Описана его работа в составе мультимикропроцессорной системы. Рассмотрена структура и функционирование коммутирующего элемента. Выделены характерные особенности данной системы связи.

Ключевые слова: *матричный коммутатор, мультимикропроцессорная система, процессорный элемент, символические имена, коммутирующий элемент.*

The article describes the structure of a matrix switch with bi-directional connections. Its work is described as part of a multimicroprocessor system. The structure and functioning of the switching element is considered. The specific peculiarities of this communication system are singled out.

Key words: *matrix switch, multimicroprocessor system, processor element, symbolic names, switching element.*

Анализ опыта разработки и использования средств вычислительной техники показывает, что создание эффективных специализированных систем, например, для управления транспортными средствами, атомными электростанциями, системами обороны, автоматизированными системами контроля и жизнеобеспечения в условиях медицинских учреждениях, технологическими и другими процессами, возможно только при использовании в них высоконадежных вычислительных систем [4]. Применение высоконадежных структур мультимикропроцессорной системы (ММПС) позволяет значительно снизить экономические потери, которые неизбежны при возникновении сбоев и отказов в процессе эксплуатации, и повысить эффективность управления объектами [1].

Обмен информацией между элементами ММПС осуществляется через внутрисистемные средства связи (СС), пропускная способность, надежность и некоторые другие показатели которых оказывают существенное влияние на системные характеристики

ММПС в целом. Одним из внутрисистемных СС, используемых в ММПС, является матричный коммутатор (МК).

Некоторые матричные коммутаторы обеспечивают связь между произвольными парами абонентов в дуплексном режиме, при котором информация в различных направлениях передается по различным линиям. Использование в ММПС таких МК приводит к большим аппаратным затратам [2]. Для современного этапа развития вычислительных систем и сетей характерно применение микропроцессоров (МП), которые используют двунаправленные линии передачи. Связь между элементами системы в этом случае осуществляется в мультиплексном режиме.

В [3] предложен способ построения МК, обладающих этим свойством, на базе КЭ с настройкой по символическим именам. Суть его заключается в следующем (рис. 1).

МК содержит N блоков согласования интерфейсов (БСИ), M адресных регистров шин (РА), коммутирующие элементы (КЭ). В состав КЭ входят блок сравнения БС, триггер Т, элемент И, элемент ИЛИ-НЕ и три шинных формирователя ШФ. Функциональная схема КЭ приведена на рис 2. Работа МК аналогична работе МК, описанных в предыдущих разделах. В исходном состоянии в k -ом РА записан логический адрес информационных шин k -го столбца. В работе МК можно выделить фазу настройки и фазу обмена. На фазе настройки производится образование каналов связи, необходимых для информационного обмена между абонентами на фазе обмена. Одновременно в СС может настраиваться, а затем функционировать на фазе обмена M каналов связи. Причем связь между любыми двумя абонентами может быть образована M различными способами путем подключения их к одной и той же информационной паре информационных шин из M возможных. МК обеспечивает образование всевозможных связей между любыми парами входов и выходов. Направление передачи информации через ШФ1 и ШФ2 устанавливается с помощью задающих сигналов.

Из двух абонентов, соединяемых между собой, одно должно быть ведущим (на задающем входе - единичный сигнал), а второе - должно быть ведомым (на задающем входе - нулевой сигнал).

На фазе обмена будет производиться обмен информацией по тем каналам связи, которые были образованы во время настройки.

В случае невозможности образования связи между i -м и k -м абонентами через информационную шину k -го столбца из-за неисправности одного из коммутирующих элементов $KЭik$ и $KЭjk$ МК позволяет организовать подобную связь через любую другую r -го информационную шину ($r = \overline{1, M}$; $r \neq k$). Это может быть достигнуто двумя способами: путем изменения логических адресов в программах работы соответствующих i -го и j -го абонентов или путем изменения логических адресов в РА k -го и r -го столбцов. При этом функции k -й шины не теряются. Она может быть использована для коммутации любой другой пары абонентов, для установления связи между которыми не используются неисправные КЭ. Сигналы на линии H , C и $HУ$ могут поступать от одного из абонентов, выполняющего в системе роль управляющего.

Использование данного МК позволяет уменьшить аппаратные затраты в вычислительных комп-

лексах с системой связи, производящий обмен информацией в мультиплексном режиме, по сравнению с использованием для этой цели существующих МК. Аппаратурные затраты МК в основном определяются количеством КЭ (затраты на реализацию остальных узлов МК можно не учитывать). Количество КЭ в МК и в других МК одинаковое, а сложность же самих КЭ значительной степени зависит от разрядности L передаваемой информации. Если сложность же самих КЭ выразить в корпусах микросхем, то для ранее рассмотренных МК получим:

$$S1 = \frac{1}{4} \cdot (2 \cdot L_1 = L_2 + L_3 + 2,5), \text{ где}$$

L_1 – разрядность информационной шины,

L_2 – разрядность управляющей шины,

L_3 – разрядность служебной шины

$$\text{Для МК: } S2 = \frac{1}{4} \cdot (L_1 + L_2 + L_3 + 2,5)$$

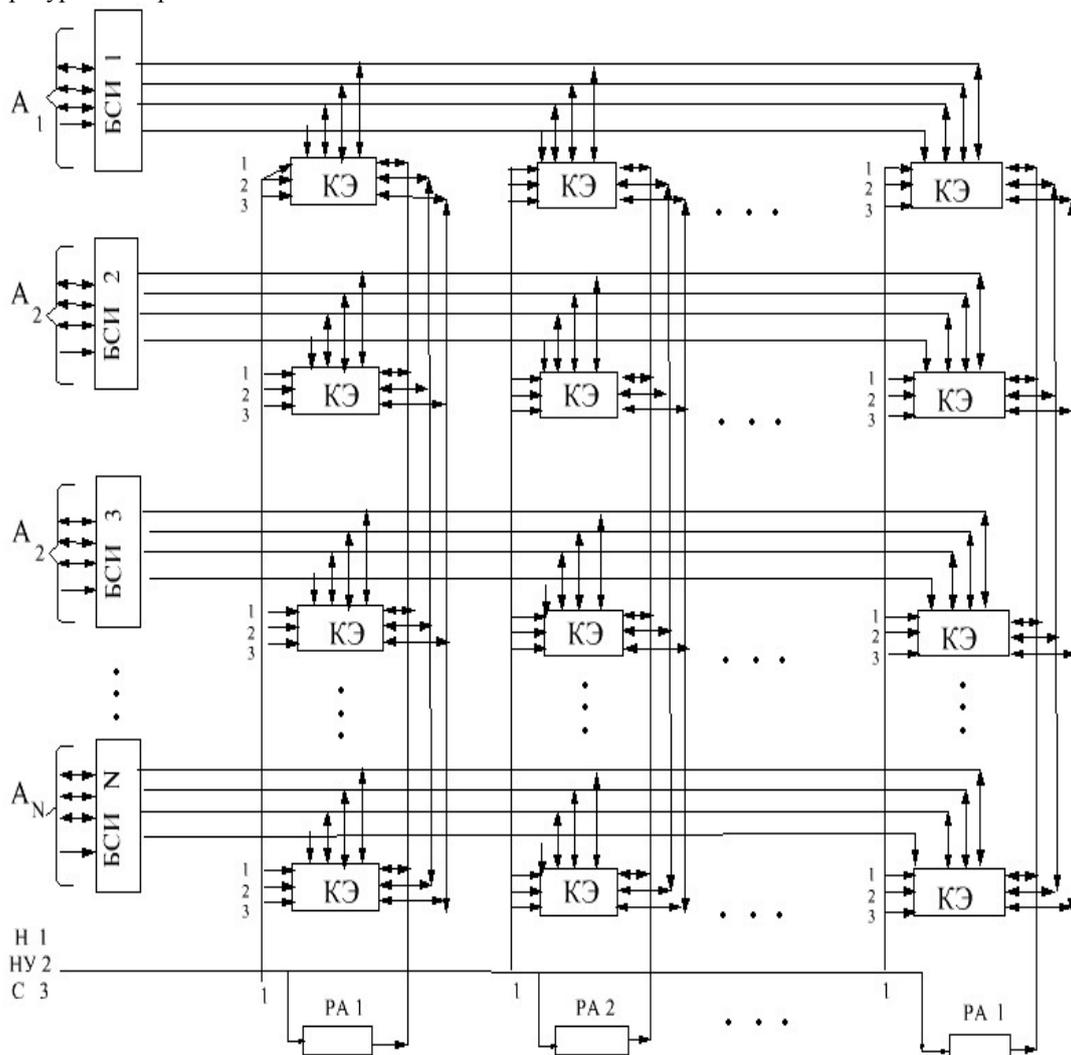


Рис. 1. Структурная схема МК с двунаправленными связями

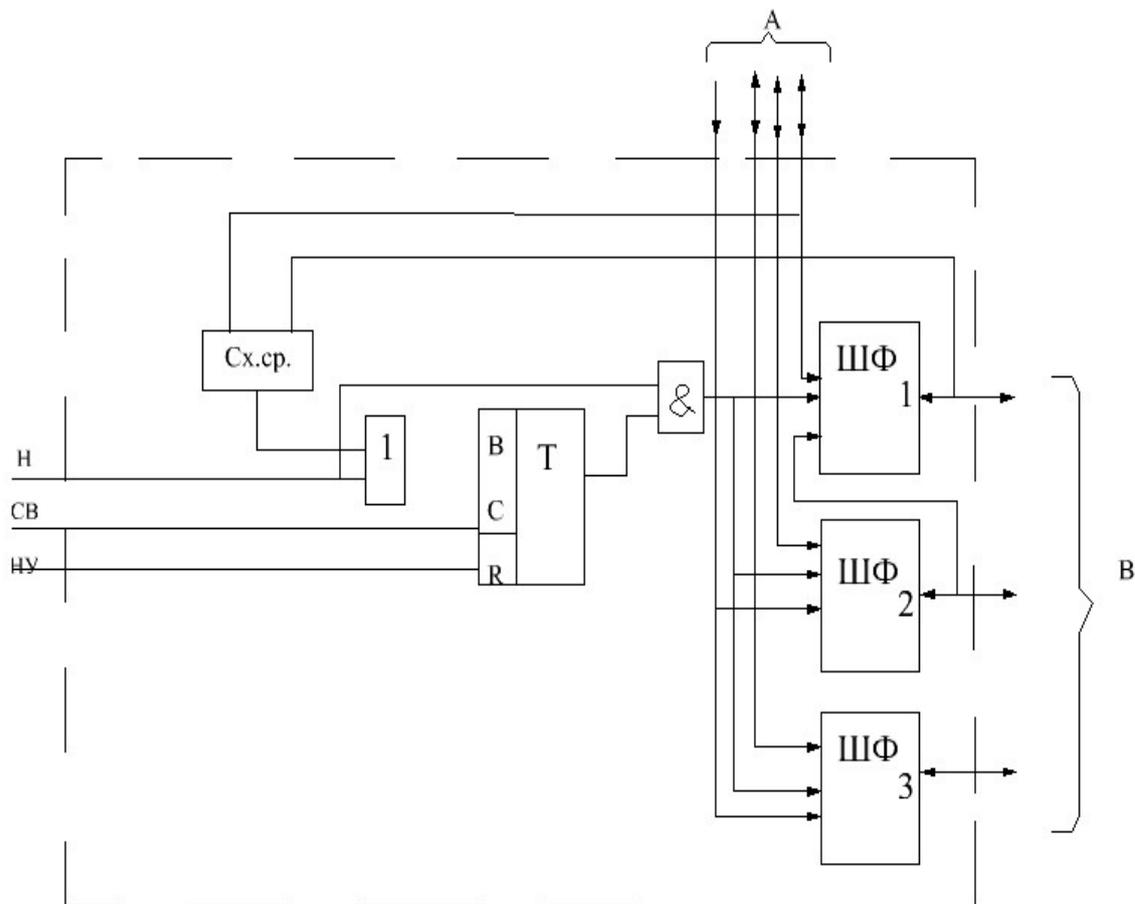


Рис. 2. Структурная схема коммутирующего элемента для МК

Таким образом аппаратные затраты сокращаются в:

$$R = \frac{S1}{S2} = \frac{2 \cdot L_2 + L_2 + L_3 + 2,5}{L_2 + L_2 + L_3 + 2,5} \text{ раз.}$$

Например, для $L_1=16$, $L_2=5$, $L_3=3$, значение R составляет:

$$R = \frac{2 \cdot 16 + 5 + 3}{16 + 5 + 3} = \frac{42,5}{26,5} = 1,6 \text{ раза.}$$

Литература:

1. Архитектура многопроцессорных вычислительных систем/ Под. ред. Тимохина В.И. – Л.: ЛГУ, 1981, - 145с.
2. Балабанова А.С. Многопроцессорные системы. Основы принципы организации. – Управляющие системы и машины, 1983, № 3, С. 3-10
3. Авторское свидетельство № 1753478 «Устройство для сопряжения», автор Каримов Б.Т. и другие, зарегистрировано от 8 апреля 1992 года
4. Скорик В.Н., Степанов А.Е., Хорошко В.А. Мультипроцессорные системы. – Киев: Техника, 1989. – 198с.

Рецензент: к.т.н., доцент Зимин И.В.